

W1159

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-337868

(43)Date of publication of application : 07.12.2001

(51)Int.Cl.

G06F 13/00

G06F 3/06

(21)Application number : 2000-157955

(71)Applicant : HITACHI LTD

(22)Date of filing : 24.05.2000

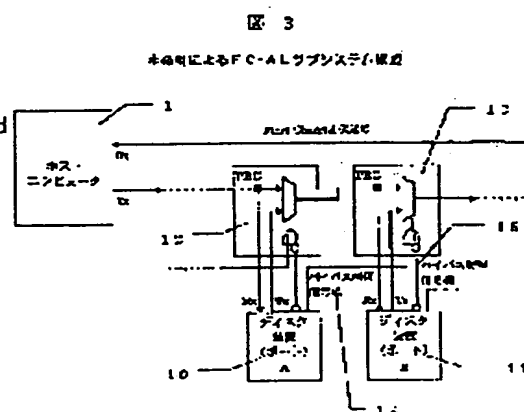
(72)Inventor : HITOMI NAOYUKI
KOJIMA AKIRA

(54) DISK DEVICE FOR FC-AL

(57)Abstract:

PROBLEM TO BE SOLVED: To solve the problem that in an FC-AL system having PBCs on respective ports on a loop, controlling the PBC by the port prevents the system from bypassing a port, in which a failure has occurred, out of the loop, when a failure occurs.

SOLUTION: Bypass control signal lines, provided from a port to other ports, permits controlling the PBC of the port, on which a failure has occurred, from other normal ports, which can enhance the availability of the loop structure against a failure at the port, and the reliability of the whole FC-AL system.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application converted
registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision of
rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

(43)公開日 平成13年12月7日(2001.12.7)

(51)IntCl. ⁷	識別記号	F I	テマコード* (参考)
G 0 6 F 13/00	3 0 1	G 0 6 F 13/00	3 0 1 K 5 B 0 6 5
3/06	3 0 1	3/06	3 0 1 A 5 B 0 8 3

審査請求 未請求 請求項の数3 OL (全 4 頁)

(21)出願番号 特願2000-157955(P2000-157955)

(22)出願日 平成12年5月24日(2000.5.24)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 發明者 人見 直之

神奈川県小田原市国府津2880番地 株式会社日立製作所ストレージシステム事業部内

(72)発明者 小島 昭

神奈川県小田原市国府津2880番地 株式会社日立製作所ストレージシステム事業部内

(74) 代理人 100075096

弁理士 作田 康夫

Fターム(参考) 5B065 BA01 EA11 ZA13

5B083 BB03 CC04 CD10 EE08

(54) 【発明の名称】 FC-AL用ディスク装置

(57) 【要約】

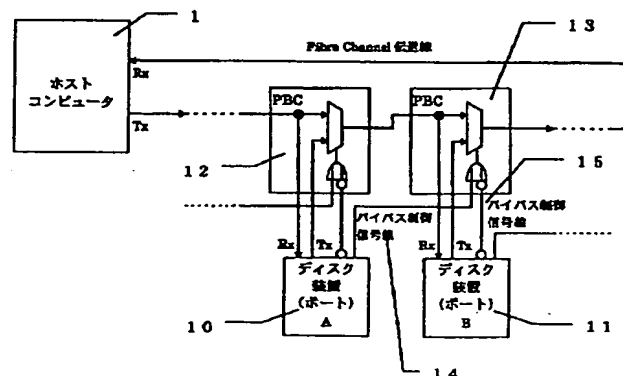
【課題】ループ上の各ポートに対してPBCを有するFC-A Lシステムにおいて、ポートに障害が発生した場合、PBCの制御を当該ポートが行うため、障害の発生したポートをループからバイパスできない場合がある。

【解決手段】ポートに当該ポート以外のポートに対するバイパス制御信号線を設けることにより、正常なポートから障害の発生したポートのPBCの制御を可能とする。

【効果】ポートの障害発生に対するループ構成の可用性が高まり、FC_ALシステム全体の信頼性を向上させることができる。

图 3

本発明によるFC-AIサブシステム構成



【特許請求の範囲】

【請求項1】 “Fibre Channel Arbitrated Loop”

(以下、FC-ALと呼ぶ) インタフェースを用いた複数台のディスク装置、及び各装置をループからバイパスする“Port Bypass Circuit”(以下、PBCと呼ぶ)を含むループ構成において、当該ディスク装置以外の1台以上の装置に対するバイパス制御信号線を有する、FC-AL用ディスク装置。

【請求項2】 請求項1のディスク装置を実現するために用いる、当該装置以外の1つ以上の装置に対するプリミティブを検出することが可能なFC-AL用プロトコル制御回路。

【請求項3】 請求項1のディスク装置を用いて、バイパス制御信号線を多重化したことを特徴とする、FC-ALサブシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ディスク装置、ファイバチャネルインタフェース、半導体集積回路等の技術分野に属する。

【0002】

【従来の技術】ホストコンピュータやディスク装置のデータ処理能力の向上に伴い、これらを接続するインタフェースにもより高い転送速度が要求されるようになっていく。FC-ALでは、シリアル転送によるループ構成をとることにより、高速転送を実現している。FC-ALでは、ループ上のデバイスをポートと呼ぶ。

【0003】しかし、このようなループ構成を用いた場合、ループ上の1つのポートに障害が発生すると、そのポートから先のループ上にデータが転送されないことになり、結果としてそのポートを含むループ全体で通信不能の状態になる。

【0004】この問題を回避するため、FC-ALでは“Port Bypass Circuit”(以下、PBCと呼ぶ)を採用している。PBCは、ループ上の各ポートに対してそれぞれ用意され、ループとポートの接続及び切り離しを制御する。ポートを切り離した場合、PBCはポートに対する入力信号をループへの出力側にバイパスする。PBCを用いて障害の発生したポートをループから切り離すことにより、ループ全体を通信不能の状態から回復させることが出来る。

【0005】一般にFC-ALを用いたホストコンピュータとディスク装置によるループ構成においては、ホストコンピュータがループ上に障害の発生を検出した場合、ホストが何らかの方法で障害の発生したポートをバイパスさせ、ループ全体を障害から回復させる。また、障害の発生したポートが特定できない場合、ホストは1度全てのポートをループからバイパスさせ、1つずつループに再接続させていくことにより、障害ポートを特定する。従来では、ホストコンピュータは以下のいずれかの方法

でループ上の他のポートのバイパス制御を行っている。

【0006】(1)ホストコンピュータから目的のポートに対してポートバイパスプリミティブ(LPByx)を送信し、プリミティブを受信したポートがPBCを制御し、ループからポートをバイパスさせる。

【0007】(2)ホストコンピュータが目的のポートのPBCをホットラインで直接制御し、ループからポートをバイパスさせる。

【0008】

【発明が解決しようとする課題】前記従来技術において、(1)ポートバイパスプリミティブを用いる方法では障害の発生した装置自身がPBCを制御することになる。従って、障害が装置のFC-ALインタフェース回路に影響を及ぼしている場合、もしくはインタフェース回路そのものに障害が発生している場合には正常な制御は期待できない。

【0009】また、(2)ホストコンピュータからのホットラインを用いる方法では、ホストコンピュータから全ポートに対して1対1のホットラインを設ける必要が有る。FC-ALでは最大構成で1つのループに127+1台のデバイスが接続可能であり、一部の特殊な形態を除くとあまり現実的ではない。

【0010】

【課題を解決するための手段】本発明においてディスク装置は、当該ディスク装置以外の1つ以上のポートのPBCに対する制御信号線を有する。従って、ホストコンピュータからの障害発生ポートに対するポートバイパスプリミティブに対して、障害発生ポート以外の装置によってバイパス制御を行うことが可能であり、より確実に障害の発生したポートをループからバイパスすることが出来る。

【0011】

【発明の実施の形態】図1にホストコンピュータ(1)とディスク装置(2)を含む一般的なFC-ALのループ構成を示す。ループにはホストコンピュータ(1)及びディスク装置(2)が、PBC(3)を介して接続されている。PBC(3)は各ポート(2)から出力されるバイパス制御信号線(4)によって制御される。

【0012】バイパス制御信号(4)はPBC(3)側でPull-downされており、電源投入直後は各ポート(2)のPBC(3)はバイパス状態になっている。電源の投入されたポート(2)は最初にPBC(3)に対しバイパス制御信号(4)を‘H’にドライブし、ループへの物理的な接続を行う。ループに接続されたポート(2)は“Loop Initialization Primitive”(以下、LIPと呼ぶ)を送信し、ループ上でループ初期化処理が開始される。ループ初期化処理では、初期化処理の起点となるループマスタの決定、ループ上での通信に用いる“Arbitrated Loop Physical Address”(以下、AL_PAと呼ぶ)を決定するためのAL_PAビットマップの交換、ポートの相対的な位置関係情報を得

るためのポジションマップの交換が行われ、各ポートに対しループ上で一意なAL_PAが決定され、各ポート間の通信が可能になる。

【0013】一連の処理の中で、ポジションマップの交換はオプションとなっており、ループ上にポジションマップをサポートしないポートがいた場合、ループ初期化処理から各ポート同士の位置関係を知ることは出来ない。

【0014】ホストコンピュータ(1)はループ上で障害の発生したポート(2)を検出すると、障害の発生したポート(2)のAL_PAに対して“LPByx”プリミティブを送信する。

【0015】ポート(2)は自分のAL_PAに対する“LPByx”プリミティブを受信すると、PBC(3)のバイパス制御信号(4)を‘L’にドライブし、ポート(2)自身をループからバイパスさせる。

【0016】しかし、ポート(2)がFC-AL受信ポートもしくはバイパス制御回路の機能に障害を起こしている場合は、ループからバイパスすることができない。

【0017】本発明では、ディスク装置に当該ディスク装置以外の1つ以上のポートのPBCに対するバイパス制御信号線を設けることにより、正常なポートから障害の発生したポートのPBCを制御することを可能にする。

【0018】(実施例1) 本発明を用いたディスク装置の実施例のFC-ALインタフェース回路のブロック構成を図2に示す。Rx(5)はファイバチャネル伝送線の受信回路であり、伝送線のシリアル信号を10bit×Nの平行信号に変換する。Tx(6)はファイバチャネル伝送線の送信回路であり、10bit×Nの平行信号をシリアル信号に変換して、伝送線に送信する。一般にディスク装置用のファイバチャネル伝送線としては、銅線による疑似ECL差動信号が用いられる。FPC(7)はFC-ALのプロトコルコントローラであり、FC-ALのプロトコルに基づいてインタフェースの制御を行う。バイパス制御信号線(8)は同該ディスク装置に対するPBCの制御を行うための制御信号線であり、‘L’真値(‘L’でバイパス)の5V TTLインタフェースとなっている。バイパス制御信号線(9)は本発明の特徴である同該ディスク装置以外のポートに対するPBCの制御を行うための制御信号線であり、‘H’真値(‘H’でバイパス)の5V TTLインタフェースとなっている。

【0019】(実施例2) 本発明を実現するために必要なFC-AL用プロトコル制御回路について説明する。これは、図2の本発明を用いたディスク装置の実施例のFC-ALインタフェース回路のブロック構成図のFPC(7)に相当する。

【0020】一般にFPC(7)では、Tx(6)/Rx(5)への10bit送受信データと装置内部で使用する8bitデータの変換、自己もしくはループ上の全てのポートを宛先とするプリミティブの検出、自己もしくはループ上の全てのポ

ートを宛先とするフレームの検出・取込み、自己以外を宛先とする・もしくは全ての受信データ(プリミティブ/フレーム)の再送信、FC-ALのプロトコルに基づくインタフェースの状態遷移制御等の機能を有する。

【0021】本発明を実現するために、FPCに新たに、自己以外の1つ以上の任意のポートを宛先とするプリミティブを検出する機能を追加する。この新機能は、既存の自己を宛先とするプリミティブ/フレームの処理を行う機能と並列して動作する必要がある。また、新機能により検出された自己以外のポートに対するプリミティブについては受信データをそのまま再送信する必要がある。

【0022】この新機能により、自己以外のポートに対するバイパス制御プリミティブ(LPExx/LPByx)を検出し、対応するポートのPBCを制御することが可能になる。

【0023】(実施例3) 本発明のディスク装置を用いたFC-ALサブシステムの実施例を図3に示す。このサブシステムで障害の発生したポートをループからバイパスする処理について説明する。

【0024】ポート(10)から他のポートのPBC(13)に対して出力されるバイパス制御信号(14)は‘H’真値でPBC(13)側でPull-downされており、PBC(13)はいずれかのバイパス制御信号が真の時、ポート(11)をバイパスする。

【0025】ホストコンピュータ(1)はポートB(11)に障害が発生したことを検出すると、ポートB(11)のAL_PAを宛先とするポートバイパスプリミティブ“LPBbx”を送信する。“LPBbx”を受信すると、ポートB(11)は自分自身のPBC(13)に対するバイパス制御信号(15)を‘L’に、ポートA(10)はポートB(11)のPBC(13)に対するバイパス制御信号(14)を‘H’にドライブする。ループ初期化処理のポジションマップの交換により、ポートA(10)は予めポートB(11)のAL_PAを知ることができる。

【0026】ポートBのPBC(13)はいずれかのバイパス制御信号が真になればポートをバイパスするため、ポートB(11)が障害の影響によりバイパス制御信号(15)を制御できない場合でも、ポートB(11)をループからバイパスすることが可能である。

【0027】以上の様に、本発明を用いてポートからPBCへのバイパス制御信号線を二重化することにより、ポートの障害発生に対するループ構成の生存率を向上させることが可能となる。

【0028】

【発明の効果】 本発明により、ポートの障害発生に対するループ構成の可用性が高まり、FC-ALシステム全体の信頼性を向上させることができる。

【図面の簡単な説明】

【図1】 従来のFC-ALサブシステム構成図。

【図2】 本発明によるディスク装置FC-ALインタフェー

ス回路のブロック構成図。

【図3】本発明によるFC-ALサブシステム構成図。

【符号の説明】

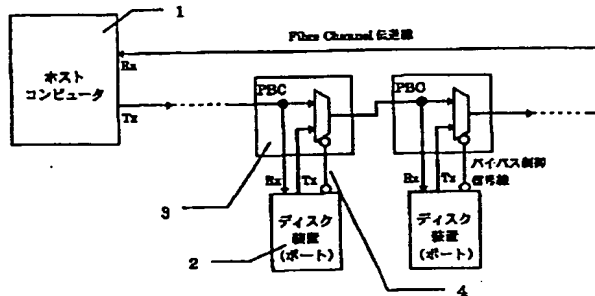
1 … ホストコンピュータ、2 … ディスク装置(ポート)、3 … PBC、4 … バイパス制御信号、5 … Rx、6

… Tx、7 … FPC、8 … バイパス制御信号、9 … バイパス制御信号、10 … ディスク装置(ポート)A、11 … ディスク装置(ポート)B、12 … PBC、13 … PBC、14 … バイパス制御信号、15 … バイパス制御信号。

【図1】

図 1

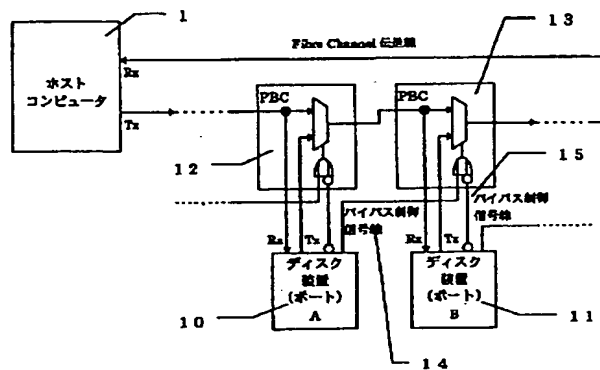
従来のFC-ALサブシステム構成



【図3】

図 3

本発明によるFC-ALサブシステム構成



【図2】

図 2

本発明によるディスク装置のFC-AL I/F回路ブロック構成

